

# Simulador do receptor do sistema Is-95 empregando a plataforma Ptolemy

## Is-95 receiver system simulator based on Ptolemy plataform

Daniel Yuiti Arabori<sup>1</sup>; André Matsumoto<sup>1</sup>; Ailton Akira Shinoda<sup>2</sup>

### Resumo

---

Este artigo descreve o modelo e a implementação de um simulador da recepção através do canal de tráfego reverso no sistema CDMA. Todos os passos de decodificação e demodulação, bem como alguns resultados são apresentados.

**Palavras-Chaves:** IS-95, simulação, CDMA, celular

### Abstract

---

This article describes the model and implementation of a receiver simulator in the reverse traffic channel of CDMA system. All the steps for decodification and demodulation, as well as some results are shown.

**Key Words:** IS-95, simulation, CDMA, cellular

### Introdução

Ferramentas de simulação que possibilitem aos pesquisadores, projetistas ou operadores uma avaliação correta do desempenho dos sistemas celulares, sobre uma grande gama de condições, estão se tornando cada vez mais importantes (WOERNER et al., 1994; TRANTER; KOSBAR, 1994). Em sistemas de grande porte é completamente inviável a análise analítica do desempenho, levando em consideração os aspectos dinâmicos das interações envolvidas entre as ERB's e os usuários, tais como o handoff, velocidade, tempo de duração da chamada, distribuição dos usuários na área de serviço, entre outros. Assim a simulação torna-se uma ferramenta

essencial, tanto na avaliação da performance como na otimização dos sistemas celulares.

Este artigo descreve o modelo e implementação do sistema celular baseado no sistema CDMA/IS-95 (TELECOMMUNICATIONS INDUSTRY ASSOCIATION, 1993). O IS-95 usa espalhamento espectral de seqüência direta ocupando uma banda de 1.25 MHz, empregando código longo e Walsh.

O restante do artigo é organizado da seguinte forma: na seção 2 é apresentado o sistema a ser modelado e simulado; na seção 3 é descrita a ferramenta de simulação que foi utilizada para construir o simulador; na seção 4 são apresentados alguns resultados do simulador; e finalmente, na seção 5, a conclusão do artigo com algumas propostas para trabalhos futuros.

---

<sup>1</sup> Alunos de Graduação em Engenharia Elétrica e de Iniciação Científica.

<sup>2</sup> Docente do Departamento de Engenharia Elétrica da Universidade Estadual de Londrina – e-mail: shinoda@uel.br.

# 1 Sistema

Existem dois enlaces entre a estação base e cada estação móvel. O canal CDMA direto constitui a transmissão da estação base para a estação móvel e consiste do canal piloto, canal de sincronismo, canais de *paging* e canais de tráfego direto. Por outro lado o canal CDMA reverso, estação móvel para a estação base, é composto pelos canais de acesso e canais de tráfego reverso. A simulação é baseada no canal de tráfego reverso da camada física, uma vez que o desempenho do sistema celular IS-95 está ligado a este canal.

O canal de tráfego reverso é empregado na transmissão de informação do usuário conjuntamente com a sinalização para a estação base durante uma chamada. O canal de tráfego reverso pode usar taxas de transmissão de 9.6, 4.8, 2.4 ou 1.2 kbps dependendo da atividade da voz durante uma conversação, cujo dado transmitido é agrupado em frames de 20 ms.

Cada canal de tráfego reverso é identificado por uma seqüência de código longo de usuário distinta que identifica unicamente uma estação móvel nos canais de tráfego reverso e direto. A estrutura completa do canal de tráfego reverso é mostrada na Figura 1 (TELECOMMUNICATIONS INDUSTRY ASSOCIATION, 1993; RHEE, 1998).

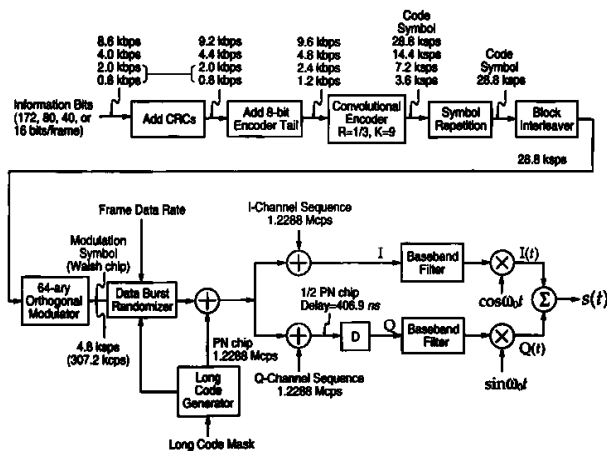


Figura 1 – Estrutura do Canal de Tráfego Reverso.

O CRC, geralmente utilizado pela camada de rede, verifica a existência de erro no frame em transmissões às taxas de 9600 ou 4800 bps. A seguir são acrescentados alguns bits ao final do frame, *encoder tail bits*, que representam uma seqüência fixa de bits adicionados para zerar o codificador convolucional. Após o *encoder tail bits*, o fluxo de dados é convolucionalmente codificado para correção de erros randômicos, entrelaçado em bloco (*block interleaved*) para proteção contra erros *bursts*, modulado pelos códigos Walsh 64-ário e espalhado pela seqüência direta antes da transmissão. Na simulação, optou-se pela taxa máxima de transmissão (9600 bps). Baseado na estrutura da transmissão, torna-se possível implementar o simulador da recepção.

# 2 Ptolemy

A plataforma de simulação é baseada no Ptolemy (UNIVERSITY OF CALIFORNIA AT BERKELEY, 1997), especificamente no domínio *Synchronous DataFlow (SDF)*. O Ptolemy oferece um ambiente interativo de simulação baseado em diagrama de blocos, onde cada bloco executa uma função pertinente ao processamento do sinal. É possível expandir a biblioteca original adicionando novos modelos desenvolvidos a partir daqueles existentes.

O Ptolemy é capaz de:

- Construir modelos de simulação empregando a abordagem de hierarquização de blocos;
- Configurar e executar as simulações no domínio do tempo e freqüência;
- Visualizar e analisar os resultados da simulação utilizando gráficos no domínio da freqüência e tempo, além de histogramas;
- Documentar os modelos de simulação e os resultados da análise/projeto.

### 3 Simulador

O simulador, implementado no Ptolemy, trata-se de uma extensão de um trabalho realizado anteriormente (Figura 2).

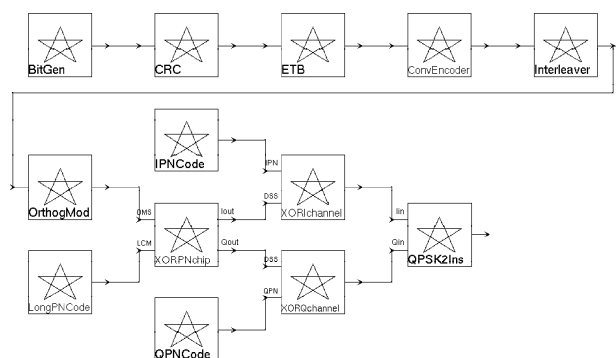


Figura 2 – Diagrama de blocos da Transmissão.

O receptor consiste dos blocos da demodulação QPSK, desespalhamento em quadratura e de seqüência direta, demodulação ortogonal, *deinterleaver*, decodificação de Viterbi e remoção de CRC (Figura 3).

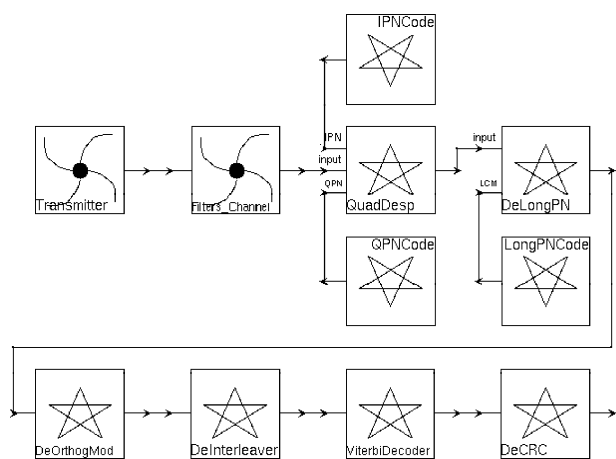


Figura 3 – Diagrama de blocos da Recepção.

Ao final de cada frame é incluído um indicador de qualidade de frame (12 bits) calculado sobre os bits de informação. Visto que o CRC é geralmente utilizado pela camada de rede, implementou-se o bloco DeCRC o qual simplesmente remove esta seqüência de bits.

Os canais de tráfego CDMA utilizam um vocoder cuja taxa de transmissão varia de acordo com a atividade da voz do usuário. O gerador de bits randômicos simula atividade vocal máxima, com taxa de transmissão de 9600 bps, cujo sinal corresponde a 172 bits por frame.

A Figura 4 ilustra o diagrama de blocos do DeCRC e seus correspondentes na transmissão.

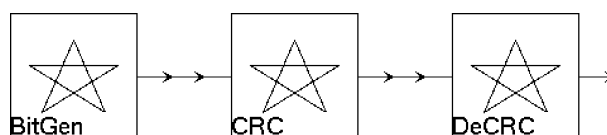


Figura 4 – Diagrama de blocos do DeCRC e seus correspondentes na transmissão.

A Figura 5 mostra a saída do bloco gerador de bits randômicos, BitGen, a inserção dos bits de CRC calculados e a remoção realizada pelo bloco DeCRC, respectivamente.

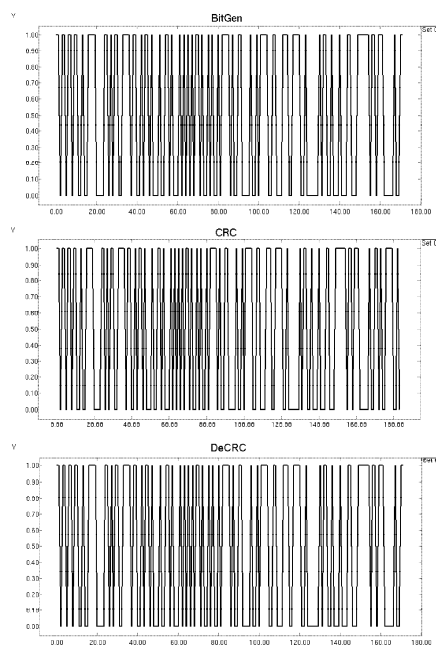


Figura 5 – Saída do bloco BitGen, CRC e DeCRC

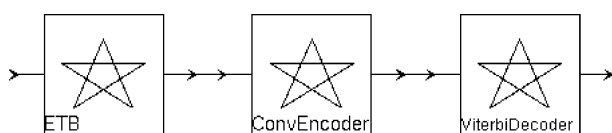
A seguir são acrescentados mais 8 bits no final do frame, *encoder tail bits* (ETB), configurados em lógica zero (0).

Após o ETB, a seqüência de dados de informação é dividida em pequenos blocos de comprimento  $k$ , e é codificada em símbolos de comprimento  $n$ . Um código convolucional  $(n, k, m)$  é implementado com  $k$  entradas,  $n$  saídas de circuito linear seqüencial com memória de ordem  $m$ . O canal reverso CDMA utiliza o código convolucional  $(3, 1, 8)$ , cujas seqüências geradoras são  $g_1^{(1)} = 557_{(octal)}$ ,  $g_1^{(2)} = 663_{(octal)}$  e  $g_1^{(3)} = 711_{(octal)}$  e consiste de um simples terminal de entrada, um registrador de deslocamento de 8 estágios acoplado a três somadores módulo 2 e uma chave comutadora para tornar serial a saída do codificador. O estado inicial do codificador convolucional é admitido como sendo todos zero.

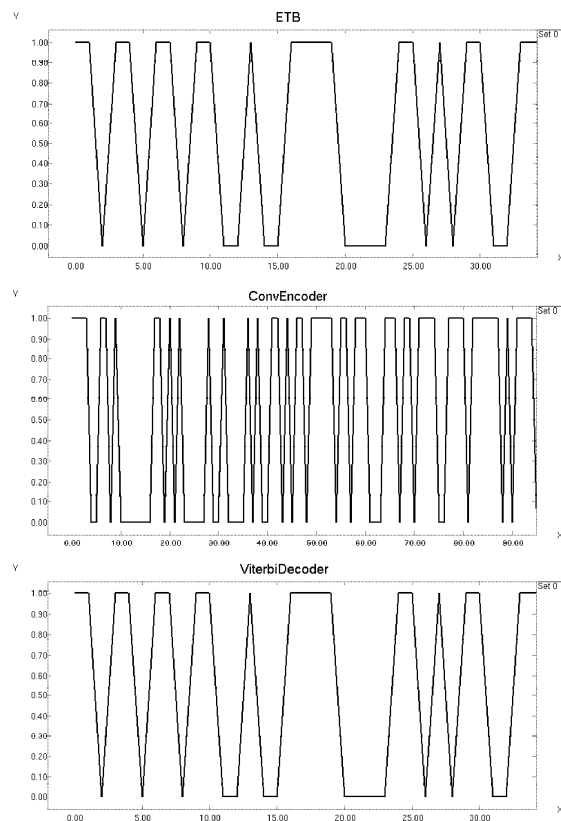
A codificação convolucional com decodificação de Viterbi é uma técnica de correção de erro direta adequada para um canal em que o sinal transmitido é corrompido principalmente por ruído gaussiano branco aditivo (AWGN).

O algoritmo de Viterbi trata-se de uma implementação recursiva que calcula a seqüência de estado mais provável dada uma seqüência de saídas observadas, i.e., uma máquina de estados finita com probabilidades para cada transição – a probabilidade do próximo estado ser  $s_2$  dado o estado atual  $s_1$ . Os estados não são diretamente observáveis, cada estado produz uma das saídas observáveis com uma certa probabilidade.

A Figura 6 ilustra o diagrama de blocos do Decodificador de Viterbi, ViterbiDecoder, e seus correspondentes na transmissão, e a Figura 7, a inclusão do ETB, a saída parcial do codificador convolucional e a decodificação de Viterbi, respectivamente.



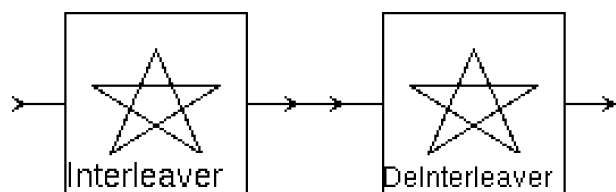
**Figura 6** – Diagrama de blocos do ViterbiDecoder e seus correspondentes na transmissão.



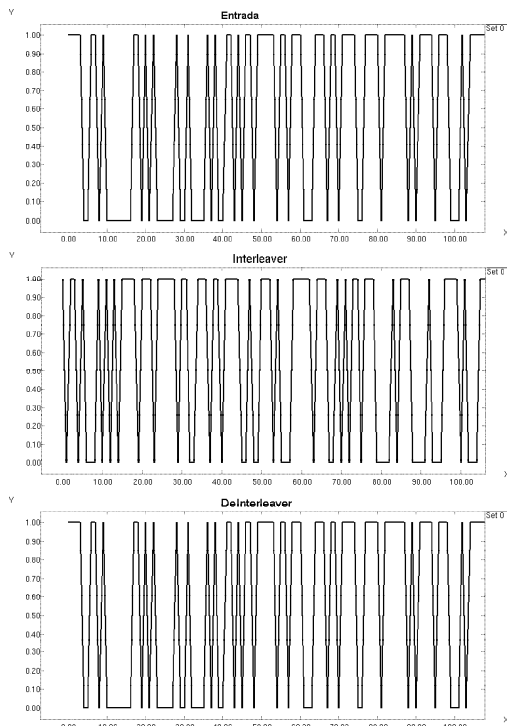
**Figura 7** – Saída do bloco ETB, ConvEncoder e ViterbiDecoder.

O bloco Interleaver forma uma série de 576 células, com 32 linhas e 18 colunas que entrelaça todos os códigos símbolo no canal de tráfego reverso – entrada por coluna e saída por linha, enquanto o bloco DeInterleaver forma uma série com 18 linhas e 32 colunas de modo a desentrelaçar os códigos símbolo.

A Figura 8 ilustra o diagrama de blocos do DeInterleaver e seu correspondente na transmissão. A Figura 9 apresenta parcialmente as saídas dos blocos Interleaver e DeInterleaver.



**Figura 8** – Diagrama de blocos do DeInterleaver e seu correspondente na transmissão.



**Figura 9** – Entrada do bloco Interleaver, saída do Interleaver e DeInterleaver

A cada 6 códigos símbolo é transmitido um dos 64 símbolos de modulação possíveis gerados pela função de Walsh. A matriz de Hadamard, com  $n=2^6$ , é a função ortogonal de Walsh  $64 \times 64$ . Esta matriz pode ser gerada pela função recursiva:

$$H_{2n} = \begin{bmatrix} H_n & H_n \\ H_n & -H_n \end{bmatrix} \quad (1)$$

Os símbolos de modulação são seleccionados de acordo com o índice de modulação de símbolo (MSI):

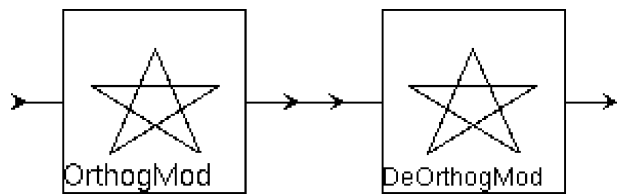
$$MSI = c_0 + 2c_1 + 4c_2 + 8c_3 + 16c_4 + 32c_5 \quad (2)$$

onde  $c_i$ ,  $0 \leq i \leq 5$ , representa cada grupo de seis símbolos de código da saída do bloco Interleaver.

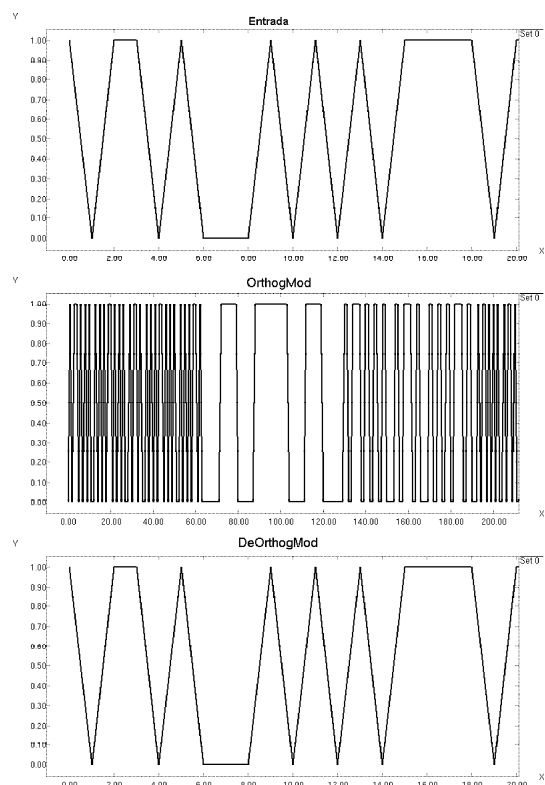
Deste modo, o bloco DeOrthogMod detecta o índice de modulação de símbolo comparando cada símbolo de modulação recebido com os 64 símbolos possíveis e recupera os 6 códigos símbolo originais através de uma conversão decimal-binária do MSI.

A Figura 10 ilustra o diagrama de blocos do DeOrthogMod e seu correspondente na transmissão.

A Figura 11 apresenta parcialmente as saídas dos blocos OrthogMod e DeOrthogMod.



**Figura 10** – Diagrama de blocos do DeOrthogMod e seu correspondente na transmissão.



**Figura 11** – Entrada do bloco OrthogMod, saída do OrthogMod e DeOrthogMod

O espalhamento de seqüência direta envolve um somador módulo 2 entre a saída do modulador 64-ário e o código longo (período  $2^{42}-1$ ), gerado pela recursão linear definida pelo seguinte polinômio primitivo característico:

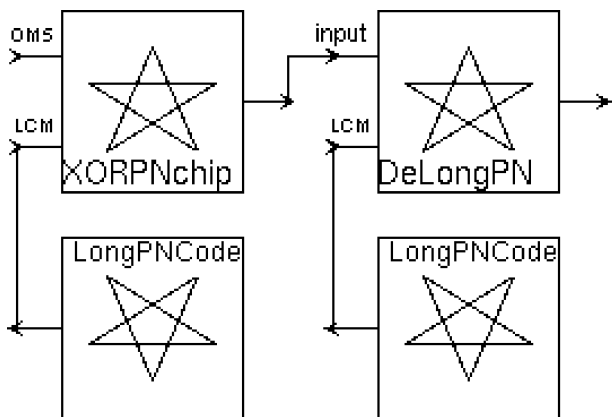
$$p(x) = 1 + x + x^2 + x^3 + x^5 + x^6 + x^7 + x^{10} + x^{16} + x^{17} + x^{18} + x^{19} + x^{21} + x^{22} + x^{25} + x^{26} + x^{27} + x^{31} + x^{33} + x^{35} + x^{42} \quad (3)$$

Cada chip do código longo é denominado PN chip. A máscara de código longo, *long code mask*, utilizada na seqüência contém informações sobre a

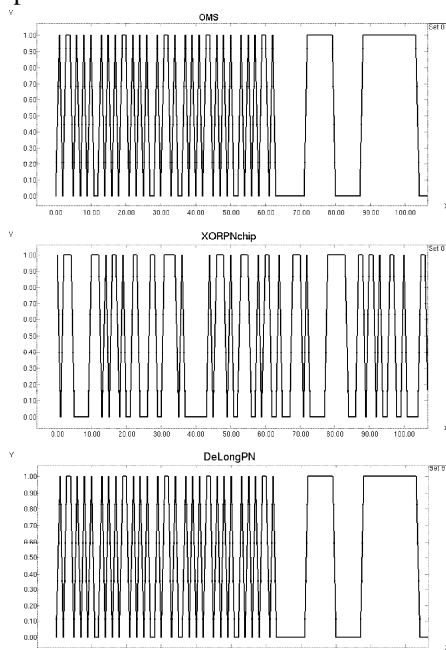
identificação da unidade móvel envolvida na conexão específica.

Uma vez que o sincronismo do código longo entre a transmissão e a recepção não é efetuado pelo canal de tráfego reverso, assumiu-se que os mesmos estão sincronizados. Como a razão PN chip/Walsh chip é 4, a saída do bloco DeLongPN é a autocorrelação de 4 chips, resultantes do desespalhamento dos chips recebidos.

A Figura 12 ilustra o diagrama de blocos do DeLongPN e seu correspondente na transmissão. A Figura 13 apresenta parcialmente as saídas dos blocos XORPNchip e DeLongPN.



**Figura 12** – Diagrama de blocos do DeLongPN e seus correspondentes na transmissão.



**Figura 13** – Entrada do bloco XORPNchip (OMS), saída do XORPNchip e DeLongPN.

Após o espalhamento pelo código longo, o sinal é multiplicado pelas seqüências piloto I e Q em quadratura que são geradas pelas fórmulas de recursão a partir dos polinômios característicos:

$$P_I(x) = 1 + x^5 + x^7 + x^8 + x^9 + x^{13} + x^{15} \quad (4)$$

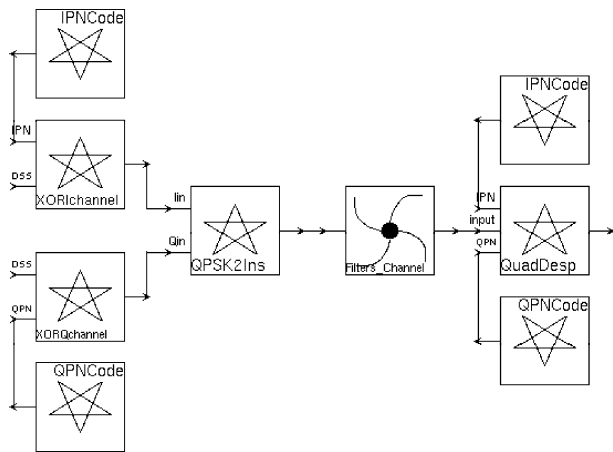
$$P_Q(x) = 1 + x^3 + x^4 + x^5 + x^6 + x^{10} + x^{11} + x^{12} + x^{15} \quad (5)$$

As seqüências de máximo comprimento geradas têm comprimento  $2^{15}-1$  e são modificadas inserindo-se um “zero” após 14 “zeros” consecutivos, resultando em seqüências balanceadas de período  $2^{15}$ .

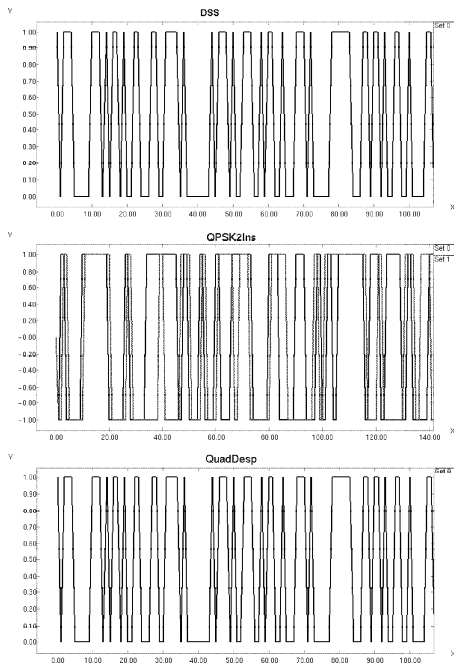
Finalmente o frame passa pelo bloco modulador, QPSK2Ins, fornecendo os sinais I(t) e Q(t) obtidos através da filtragem em banda base. Este bloco trata-se de um modulador OQPSK, *Offset Quadrature Phase Shift Keying*, o qual diferencia-se do QPSK convencional no alinhamento de duas formas de onda banda base. Suas saídas possuem um offset de  $T_b/2$  segundos devido ao atraso de Q por meio período de chip. I(t) e Q(t) modulam, respectivamente, as funções cosseno e seno, com amplitudes +1 ou -1, os quais produzem ondas BPSK ortogonais cuja soma resulta num sinal complexo que representa a forma de onda QPSK na saída do bloco modulador.

Uma vez que o sincronismo das seqüências piloto entre a transmissão e a recepção não é efetuado pelo canal de tráfego reverso, assumiu-se que os mesmos estão sincronizados. Deste modo, o sinal recebido pelo bloco QuadDisp é demodulado considerando o atraso de Q e desespalhado pelas seqüências piloto provendo os chips que serão desespalhados pelo código longo.

A Figura 14 ilustra o diagrama de blocos do QuadDisp e seus correspondentes na transmissão. A Figura 15 apresenta parcialmente as saídas dos blocos QPSK2Ins e QuadDisp.



**Figura 14** – Diagrama de blocos do QuadDesp e seus correspondentes na transmissão.



**Figura 15** – Entrada do bloco QPSK2Ins, saída do QPSK2Ins e QuadDesp.

## Conclusão

Este trabalho é uma extensão do simulador da transmissão do sistema IS-95 previamente implementado. O artigo descreveu o modelamento e a implementação de um simulador da recepção através do canal de tráfego reverso no sistema CDMA. Os blocos da recepção foram validados individualmente, pois para cada bloco da transmissão existe um bloco correspondente na recepção executando a função inversa como foi verificado pelas Figuras 5, 7, 9, 11, 13 e 15. Munido de todos os passos de (de)codificação e (de)modulação, bem como dos resultados obtidos, torna-se desejável a implementação de uma interface adequada de modo a compatibilizar ambos simuladores do canal de tráfego reverso CDMA, a fim de verificar a eficiência do sistema.

## Referências

- UNIVERSITY OF CALIFORNIA AT BERKELEY. *Almagest: Ptolemy User's Manual*. Berkeley, 1997.
- WOERNER, B. D. et al. Simulation Issues for Future Wireless Modems. *IEEE Comm. Mag.*, v.32, n.7, p.42-53, jul., 1994.
- RHEE, M. Y. *CDMA Cellular Mobile Communications and Network Security*. Upper Saddle River: Prentice Hall PTR, 1998.
- TELECOMMUNICATIONS INDUSTRY ASSOCIATION. *TIA/EIA Interim Standard, Cellular System Dual-Mode Mobile Station: Base Station Compatibility Standard for Dual-Mode Wideband Spread Spectrum Cellular System, TIA/EIA/IS-95*. Washington, 1993.
- TRANter, W. H., KOSBAR, K.L. Simulation of Communication Systems. *IEEE Comm. Mag.*, p. 26-35, jul., 1994.

