

Conversor boost PWM entrelaçado com comutação suave

A PWM soft switched interleaved boost converter

Adriano Alves Pereira²; Carlos Henrique Gonçalves Treviso³;
Lúcio Dos Reis Barbosa¹

Resumo

Este artigo apresenta uma topologia aprimorada de um conversor Boost PWM com comutação suave. O circuito proposto, tendo duas chaves ativas entrelaçadas, opera com chaveamento suave, sob modulação PWM (pulse-width-modulation). Além disso, este conversor fornece alta rendimento sob as condições de operação, para uma larga variação de carga, e operando à altas frequências. Para ilustrar o princípio de operação deste novo conversor apresenta-se um estudo pormenorizado, incluindo simulações e resultados. A validade deste novo conversor é confirmada por meio dos resultados obtidos.

Palavras-chave: entrelaçado boost.

Abstract

This article presents an improved topology of an interleaved Boost PWM soft switch converter. The proposed circuit, having two active switches interleaved, is able to operate with soft switching in a pulse-width-modulation (PWM) way. In addition, such converter provides a high efficient operating condition for a wide load range at high-switching frequency. In order to illustrate the operational principle of this new converter, a detailed study, including simulations as well as experimental results, is carried out. The validity of this new converter is guaranteed by the obtained results.

Key words: interleaved boost.

Introdução

Altas frequências de chaveamento provocam uma redução do peso e tamanho dos componentes magnéticos de um conversor CC-CC. No entanto, as altas frequências também causam maiores perdas na comutação e uma maior interferência eletromagnética (EMI – *eletro magnetic interference*), tendo como consequência um baixo rendimento em conversores com comutação dissipativa.

Para reduzir as perdas por comutação, inicialmente surgiram os *snubbers*, cuja função principal era

simplesmente desviar as perdas nos elementos ativos na abertura ou fechamento, encontram-se referências acerca dos *snubbers* em Calkin *et al.* (1976), McMurray (1980) e Obashi (1983).

Mais tarde surgiram os conversores quase-ressonantes (QRCs), citados por Lee (1988). Entretanto, algumas de suas características, tais como limitação de carga e dificuldades de controle (devido à frequência de operação variável), restringiram o uso desses conversores.

¹ Docente Departamento de Engenharia Elétrica CTU/UEL.

² Docente Departamento de Engenharia Elétrica CTU/UEL.

³ Docente Departamento de Engenharia Elétrica CTU/UEL.

Como os conversores quase-ressonantes com modulação por largura de pulso (PWM-QRC) operam com frequência de chaveamento constante, eles não apresentam o problema referente ao controle, encontrado nos QRCs, Barbi *et al.* (1989). Entretanto, eles apresentam todas as outras desvantagens dos QRCs, limitando, assim, suas aplicações.

Atualmente existem muitos conversores, que não apresentam as limitações descritas acima, Barbosa *et al.* (1998a), Vilela *et al.* (1996), Barbosa *et al.* (1997), Barbosa *et al.* (1998b), Barbosa *et al.* (1999). Um exemplo destes conversores pode ser visto na referência Hua *et al.* (1992a). Embora este conversor apresente muitas vantagens, tem também desvantagens: sua chave principal sai de operação sob comutação dissipativa, além de possuir o efeito de sobrecorrente.

Por outro lado, existe a necessidade de diminuir-se o ripple da corrente de entrada e o tamanho dos indutores nos conversores Boost. No conversor Boost entrelaçado, o ripple de corrente é amenizado por meio da utilização de dois indutores de entrada, sendo cada indutor responsável pela transferência da metade da potência total. Esta característica faz com que cada indutor seja projetado pela metade da potência com que seria projetado um indutor de um Boost convencional, mas, por meio de um projeto apropriado, ele terá praticamente o mesmo ripple de corrente daquele do indutor do Boost convencional. Como os indutores de entrada do Boost entrelaçado transferem energia em momentos diferentes (complementares) o ripple da corrente de entrada é diminuído.

Nos parágrafos anteriores, foi dito que para o aumento da frequência de chaveamento necessita-se diminuir as perdas por chaveamento. Outra característica importante do Boost entrelaçado é que a frequência de chaveamento do conversor é o dobro da frequência de chaveamento de cada chave, dobrando naturalmente a frequência de chaveamento vista pelo capacitor do filtro de saída.

O conversor apresentado neste artigo é uma adaptação do conversor Boost SSS (*single – soft - switching*) apresentado na referência Barbosa *et al.* (1998a). É composto por duas chaves ativas entrelaçadas, de tal forma que a comutação suave (ZCS “Zero Current Switching” e ZVS “Zero Voltage Switching”) é atingida em ambas as chaves.

A principal vantagem desta topologia entrelaçada é diminuir o *ripple* no capacitor de saída, mediante o aumento da frequência total de chaveamento. Com a inclusão do snubber não dissipativo, o circuito não apresenta perdas por comutação. Além disso, os componentes magnéticos são consideravelmente reduzidos.

O conversor em questão pode ser utilizado em sistemas nos quais existe a necessidade de um baixo ripple (tensão ou corrente), seja em conversores cc-cc ou ca-cc. Em sistemas cujos níveis de potência são muito elevados, a topologia proposta também apresenta grande aplicação.

Será apresentado nas seções posteriores uma análise detalhada para enfatizar as características deste conversor.

O Circuito

A Figura 1 mostra o circuito proposto. O indutor L_R é utilizado para que S1 e S2 entrem em operação em ZCS.

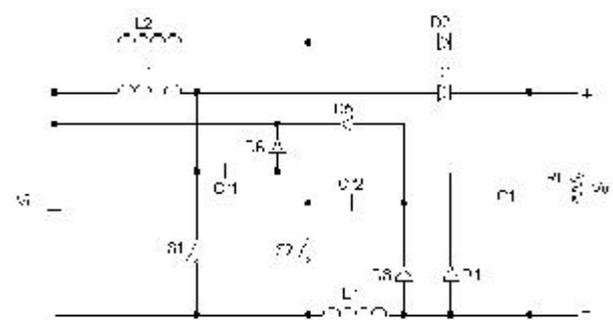


Figura 1. Conversor Boost Entrelaçado com comutação suave

Como pode ser visto, o conversor proposto é composto de dois Boost PWM convencionais entrelaçados, mais duas redes ressonantes compostas pelos elementos L_R, C_{R1}, D_4, D_6 e L_R, C_{R2}, D_3, D_5 ; os quais são conectados como mostra a Fig. 1.

Como o Boost entrelaçado já foi exaustivamente explorado na literatura Biwa *et al* (1992b) e Balogh *et al* (1993), este artigo concentrará seus esforços de modo a analisar apenas o circuito snubber.

A operação do circuito será descrita considerando apenas S_1 , já que a operação de S_2 é exatamente igual.

A malha composta por L_R, D_4, D_6 (L_R, D_3, D_5) é utilizada para carregar C_{R1} (C_{R2}) com tensão igual a $-V_i$, antes da chave S_1 (S_2) sair de operação. Assim, esta chave irá operar sob ZVS.

Serão apresentadas a seguir as etapas de funcionamento do Boost. As linhas em negrito indicam o caminho pelo qual a corrente está fluindo.

Para facilitar a análise do conversor, as seguintes considerações são tomadas:

- os ripples ca nos circuitos de filtragem são desconsiderados;
- todos os componentes e chaves são consideradas ideais;
- o circuito está em regime permanente;
- a frequência de chaveamento é muito menor que a frequência de ressonância do circuito.

1ª Etapa [$t_0; t_1$] Δt_1 @ DESCARGA LINEAR DE L_R :

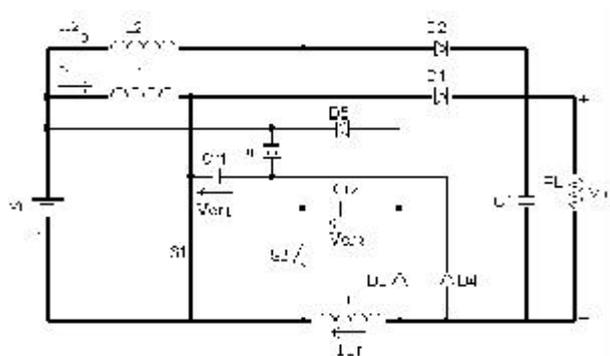


Figura 2. Primeira Etapa [$t_0; t_1$]

Esta etapa se inicia com o fechamento da chave S_1 . A corrente no indutor de ressonância decresce linearmente desde a corrente de entrada $I_{i1} + I_{i2}$ até I_{i2} . Quando isto ocorre, o diodo D_1 é bloqueado dando fim a esta etapa.

2ª Etapa [$t_1; t_2$] Δt_2 @ PRIMEIRA ETAPA RESSONANTE

Esta etapa se inicia com a condução do diodo D_4 . Nesta etapa ocorre a ressonância entre L_R e C_{R1} . A tensão V_{CR} decresce de V_0 até $-V_i$. Quando $V_{CR1} = -V_i$, o diodo D_6 entra em condução finalizando esta etapa.

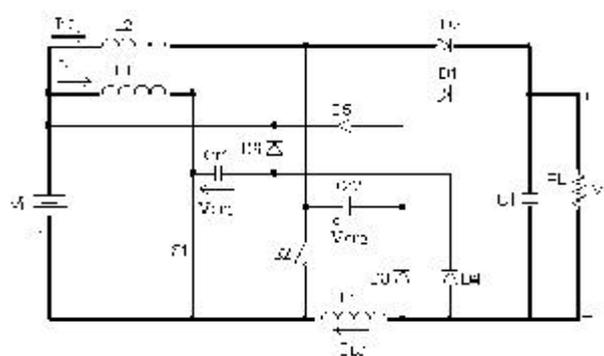


Figura 3. Segunda Etapa [$t_1; t_2$]

3ª Etapa [$t_2; t_3$] Δt_3 @ CARGA LINEAR DE L_R :

Nesta etapa a tensão V_{CR1} fica grampeada em $-V_i$ pela condução de D_6 , e a corrente I_{LR} cresce linearmente até atingir I_{i2} . Neste instante os diodos D_4 e D_6 saem do estado de condução, finalizando a etapa.

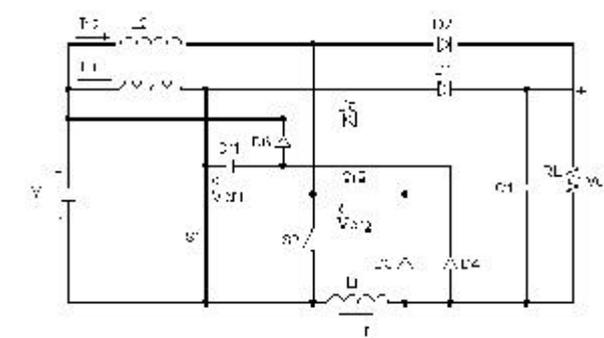


Figura 4. Terceira Etapa [$t_2; t_3$]

4ª Etapa [t₃;t₄] Dt₄ ® MAGNETIZAÇÃO DE L₁:

Nesta etapa, tem-se a malha V_i, S₁ e L₁ em condução. A duração desta etapa depende da razão cíclica desejada.

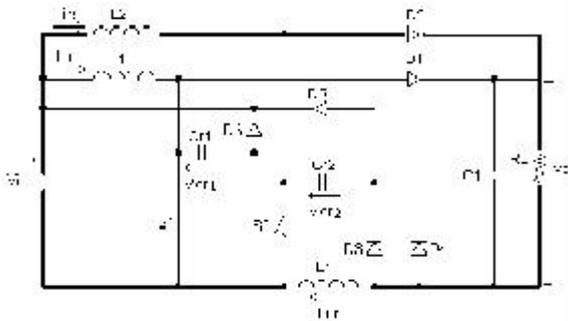


Figura 5. Quarta Etapa [t₃;t₄]

5ª Etapa [t₄;t₅] Dt₅ ® DESCARGA LINEAR DE C_{RI}:

Esta etapa se inicia com a abertura da chave S₁ e termina quando o diodo D₁ entra em condução. Com o bloqueio de S₁, o diodo D₆ entra em condução e o capacitor ressonante C_{RI} se descarrega de -V_i até V₀-V_i, finalizando a etapa.

Assim, a chave S₁ sai de operação com tensão nula (ZVS), já que a tensão inicial sobre V_{CR1} nesta etapa é -V_i.

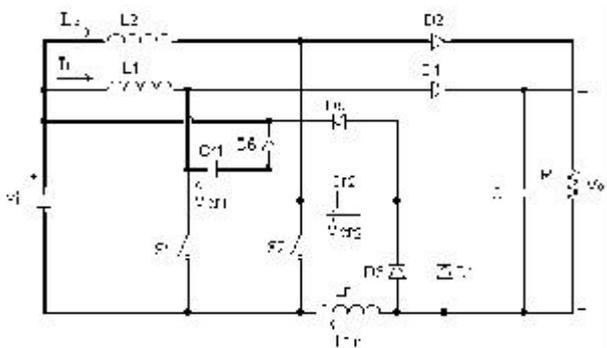


Figura 6. Quinta Etapa [t₄;t₅]

6ª Etapa [t₅;t₆] Dt₆ ® SEGUNDA ETAPA RESSONANTE

Esta etapa se inicia com o diodo D₁ entrando em condução, e termina quando o diodo D₄ entra em condução. Com a condução de D₁ tem-se uma res-

sonância entre L_R e C_{RI} através da malha C_{RI}, D₆, V_i, L_R, C₁, D₁. Neste período, a tensão sobre o capacitor V_{CR1} irá variar de V₀ - V_i até V₀, quando D₂ entra em condução finalizando a etapa.

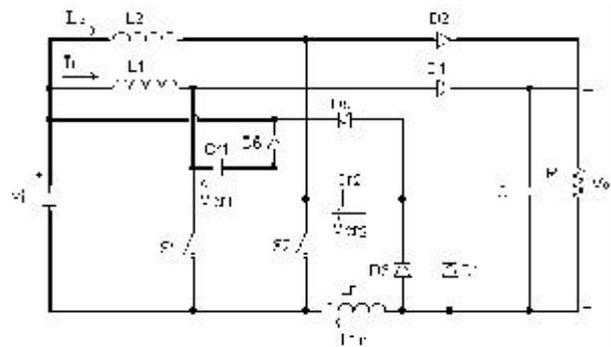


Figura 7. Sexta Etapa [t₅;t₆]

7ª Etapa [t₆;t₇] Dt₇ ® CARGA LINEAR DE L_R:

Esta etapa se inicia com o diodo D₄ entrando em condução. A corrente no indutor L_R irá crescer linearmente até atingir o seu valor máximo igual a I₁₁ + I₁₂. Quando isso ocorre, o diodo D₄ fica bloqueado finalizando esta etapa.

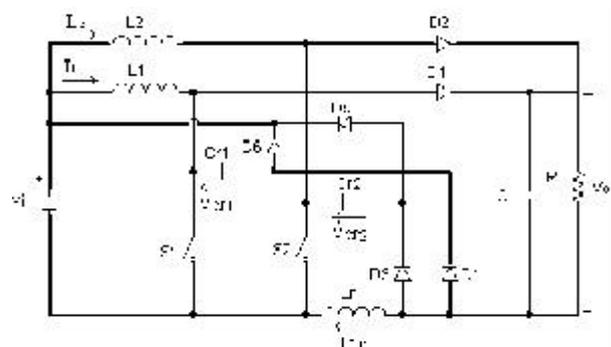


Figura 8. Sétima Etapa [t₆;t₇]

8ª Etapa [t₇;t₈] Dt₈ ® TRANSFERÊNCIA DE ENERGIA:

Esta etapa se inicia quando a corrente no indutor ressonante atinge I₁₁ + I₁₂ e termina com o fechamento de S₁.

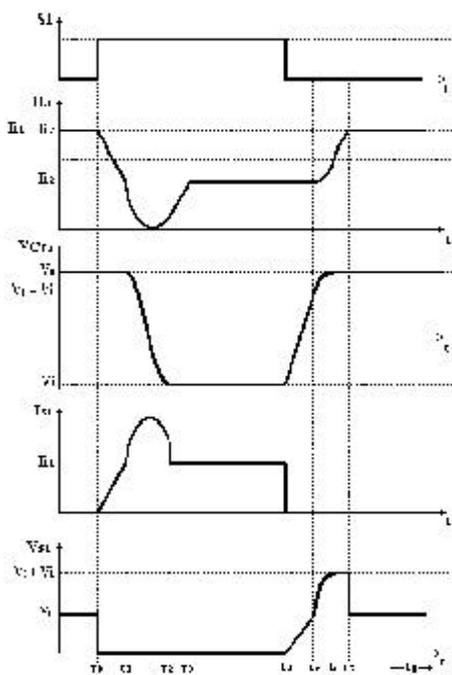


Figura 9. Oitava Etapa [t₇;t₈] Dt₈

A Fig. 10, a seguir, ilustra as formas de onda teóricas para o conversor nas etapas analisadas:

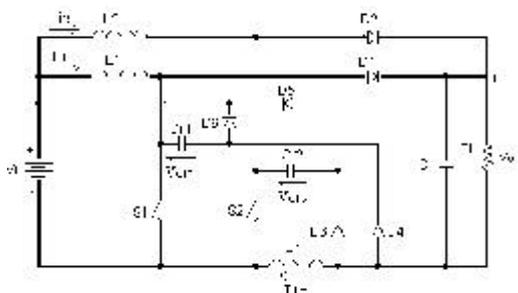


Figura 10. Principais formas de Onda teóricas para o conversor da Figura 1

É válido lembrar que esse conversor tem mais oito etapas de funcionamento relativas à atuação de S₂ que não serão apresentadas devido ao fato de serem idênticas às descritas até aqui para S₁, não serão apresentadas.

Pode-se observar na figura acima que o conversor opera sob comutação suave (ZVS e ZCS), como descrito anteriormente.

A Figura 11, apresentada a abaixo apresenta o plano de fases para o conversor proposto. Observe-se que o valor máximo de V_{CR1}, igual a V₀, é atingido no início da sétima etapa, como apresentado anteriormente.

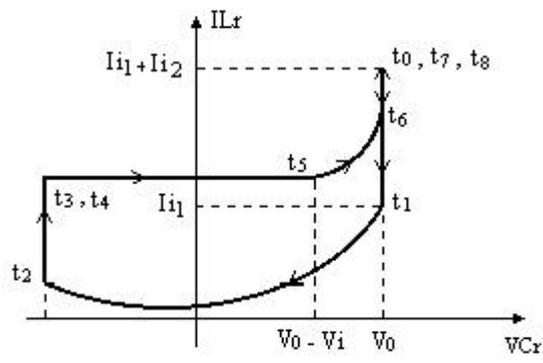


Figura 11. Plano de Fase para o circuito proposto

Análise matemática

Para se determinar o ganho de tensão do circuito proposto, utilizaram-se as seguintes definições:

$$\hat{u}_0 = \sqrt{\frac{I}{Cr.Lr}} \tag{1}$$

$$\hat{a} = \frac{Ii_1}{V_0} \cdot \sqrt{\frac{Lr}{Cr}} = \frac{Ii_2}{V_0} \cdot \sqrt{\frac{Lr}{Cr}} \tag{2}$$

$$G = \frac{V_0}{V_i} \tag{3}$$

A. 1ª Etapa [t₀;t₁]:

$$V_{L1}(t) = -V_i \tag{4}$$

$$I_{LR}(t_0) = I_{i1} + I_{i2} \tag{5}$$

$$V_{Cr1} = V_0 \tag{6}$$

$$I_{LR}(t) = I_{i1} + I_{i2} - \frac{V_0}{Lr} \cdot t \tag{7}$$

$$\ddot{A}t_I = \frac{\hat{a}}{\hat{u}_0} \tag{8}$$

B. 2ª Etapa [t₁;t₂]:

$$V_{LI}(t) = -V_i \quad (9)$$

$$I_{LR}(t_1) = I_{i2} \quad (10)$$

$$V_{CRI}(t) = V_0 \cdot \cos(\hat{u}_0 t) \quad (12)$$

$$I_{LR}(t) = I_{i2} - V_0 \sqrt{\frac{C_R}{L_R}} \cdot \text{sen}(\hat{u}_0 t) \quad (13)$$

$$V_{CRI}(t) = -V_i \quad (14)$$

$$\ddot{A}t_2 = \frac{\delta - \cos^{-1}\left(-\frac{V_0}{V_i}\right)}{\hat{u}_0} \quad (15)$$

$$I_{LR}(t_2) = I_{i2} - \frac{I_{i2}}{\hat{a}} \cdot \sqrt{1 - \frac{1}{G^2}} \quad (16)$$

C. 3ª Etapa [t₂;t₃]:

$$V_{LI}(t) = -V_i \quad (17)$$

$$I_{LR}(t) = I_{i2} - \frac{I_{i2}}{\hat{a}} \sqrt{1 - \frac{1}{G^2}} + \frac{V_i}{L_R} \cdot t \quad (18)$$

$$I_{LR}(t_3) = I_{i2} \quad (19)$$

$$\ddot{A}t_3 = \frac{\sqrt{G^2 - 1}}{\hat{u}_0} \quad (20)$$

D. 4ª Etapa [t₃;t₄]:

$$V_{LI}(t) = -V_i \quad (21)$$

$$I_{LR}(t) = I_{i2} \quad (22)$$

$$V_{CRI}(t) = -V_i \quad (23)$$

E. 5ª etapa [t₄;t₅]:

$$V_{LI}(t) = -V_i + \hat{a} \cdot V_0 \cdot \hat{u}_0 \cdot t \quad (24)$$

$$V_{CRI}(t) = -V_i + \frac{I_{i1}}{C_{R1}} \cdot t \quad (25)$$

$$V_{CRI}(t_5) = V_0 - V_i \quad (26)$$

$$\ddot{A}t_5 = \frac{I}{\hat{a} \cdot \hat{u}_0} \quad (27)$$

F. 6ª Etapa [t₅;t₆]:

$$V_{LI}(t) = V_0 - V_i + \hat{a} \cdot V_0 \cdot \text{sen}(\hat{u}_0 t) \quad (28)$$

$$V_{CRI}(t) = V_0 - V_i + I_{i1} \cdot \sqrt{\frac{L_R}{C_{R1}}} \cdot \text{sen}(\hat{u}_0 t) \quad (29)$$

$$I_{LR}(t) = I_{i2} + I_{i1} \cdot [1 - \cos(\hat{u}_0 t)] \quad (30)$$

$$V_{CRI}(t_6) = V_0 \quad (31)$$

$$\ddot{A}t_6 = \frac{I}{\hat{u}_0} \cdot \text{sen}^{-1}\left(\frac{G}{\hat{a}}\right) \quad (32)$$

$$I_{LR}(t_6) = I_{i2} + I_{i1} \cdot \left[1 - \sqrt{1 - \left(\frac{1}{\hat{a} \cdot G}\right)^2}\right] \quad (33)$$

G. 7ª Etapa [t₆;t₇]:

$$V_{LI}(t) = +V_0 \quad (34)$$

$$V_{LR}(t) = L_R \cdot \frac{dI_{LR}}{dt} \quad (35)$$

$$I_{LR}(t) = I_{LR}(t_6) + \frac{V_i}{L_R} \cdot t \quad (36)$$

$$I_{LR}(t_7) = I_{i1} + I_{i2} \quad (37)$$

$$\ddot{A}t_7 = \frac{\hat{a}}{\hat{u}_0} \cdot \sqrt{(\hat{a} \cdot G)^2 - 1} \quad (38)$$

H. 8ª Etapa [t₇;t₈]:

$$V_{LI}(t) = V_0 - V_i \quad (39)$$

Das equações acima apresentadas, pode-se determinar o ganho estático do conversor:

$$G = \frac{V_0}{V_i} = \frac{I}{I - D - \frac{I}{T \cdot \hat{u}_0} \left(-\hat{a} + \frac{I}{2 \cdot \hat{a}}\right)} \quad (40)$$

Onde:

$$D = \frac{\ddot{A}t_1 + \ddot{A}t_2 + \ddot{A}t_3 + \ddot{A}t_4}{T} \rightarrow \text{razão cíclica} \quad (41)$$

$$T = \ddot{A}t_1 + \ddot{A}t_2 + \dots + \ddot{A}t_8 \rightarrow \text{período de chaveamento} \quad (42)$$

De (40) observa-se que o ganho estático (G) do conversor depende da: razão cíclica (D), frequência de ressonância (ω_0), a razão (a) e o período de chaveamento, como mostrado na Fig. 12.

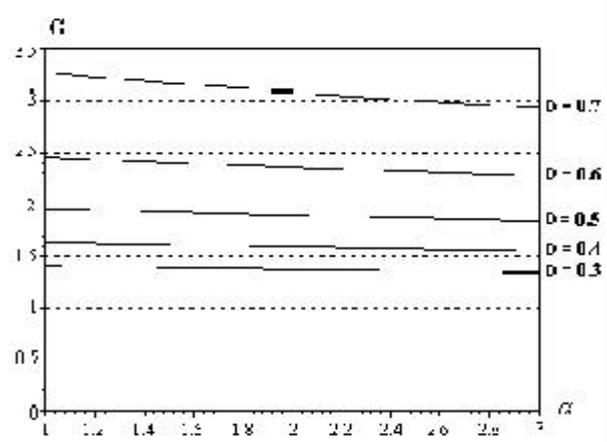


Figura 12. Curvas Teóricas de G vs. a, em função de D

Resultados de simulação

Para ilustrar a rendimento do conversor Boost apresentado na Figura 1, fez-se sua simulação, utilizando os seguintes parâmetros:

- Tensão de Entrada (V_i) = 30V
- Capacitores Ressonantes (C_{r1} e C_{r2}) = 10nF
- Capacitor de Filtragem ($C1$) = 330mF
- Indutores de Filtragem ($L1$ e $L2$) = 300mH
- Indutor Ressonante (L_r) = 2mH
- Frequência de chaveamento (f) = 100kHz
- Razão Cíclica (D) = 0,25
- Resistência de Carga (R_L) = 10W

As figuras seguintes (Figuras 13 à 16.) mostram os resultados de simulação do circuito proposto. Percebe-se facilmente que o conversor Boost opera em comutação suave. As chaves S_1 e S_2 entram em operação sob zero de corrente (ZCS) e saem sob zero de tensão (ZVS).

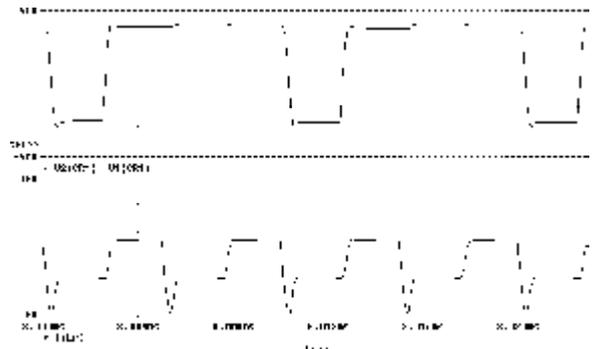


Figura 13. V_{CR1} e I_{LR}

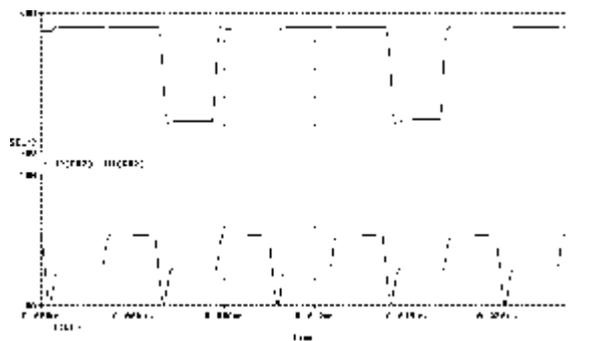


Figura 14. V_{CR2} e I_{LR}

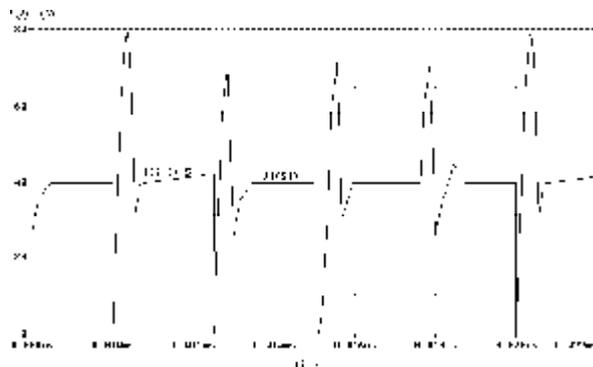


Figura 15. Tensão e corrente no interruptor S_1 (V_{S1} e I_{S1} respectivamente).

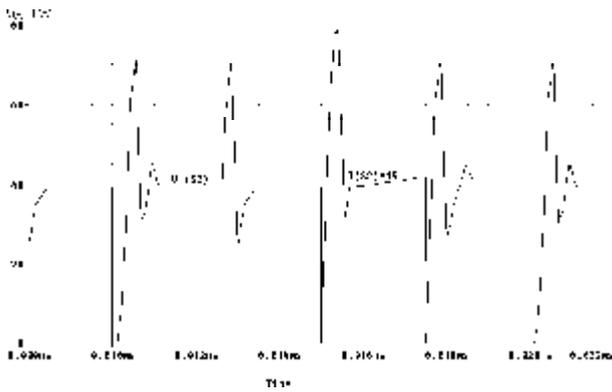


Figura 16. Tensão e corrente no interruptor S_2 (V_{S2} e I_{S2} respectivamente).

A Figura 17 apresenta o resultado de simulação para as correntes de entrada no indutores L_1 e L_2 . O ripple de corrente visto pelo capacitor é a envoltória superior (linha cheia) das correntes mostradas, verifica-se que o ripple de corrente é bastante atenuado com a utilização do conversor Boost entrelaçado.

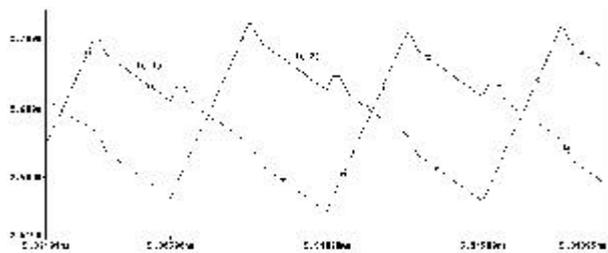


Figura 17. Corrente nos indutores de entrada L_1 e L_2 .

Resultados experimentais

O conversor proposto foi testado experimentalmente para verificar sua operação e rendimento. Os parâmetros utilizados experimentalmente foram os mesmos utilizados nas simulações. A chave ativa utilizada foi a IRF740 e os diodos foram HFA15TB60.

Nos resultados obtidos, pôde-se observar uma comutação suave, como era de se esperar. Verificou-se também uma presença de ruído, sendo este devido principalmente às características não ideais dos componentes do circuito de potência, tais como

indutância parasita e capacitância dos componentes eletrônicos. As formas de onda resultantes são apresentadas a seguir:

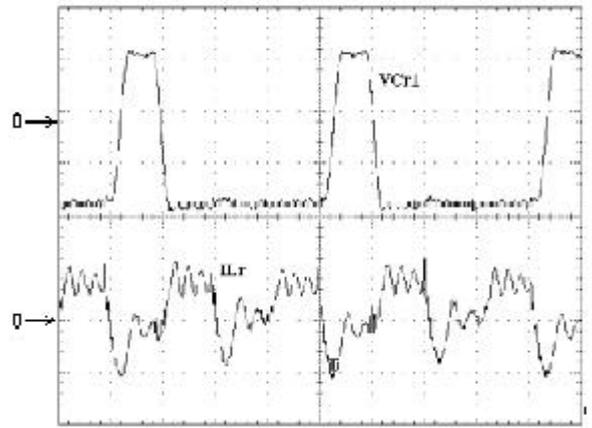


Figura 18. V_{CR1} e I_{LR} (Parâmetros: 2,5ms/div. ; 20V/div ; 2A/div)

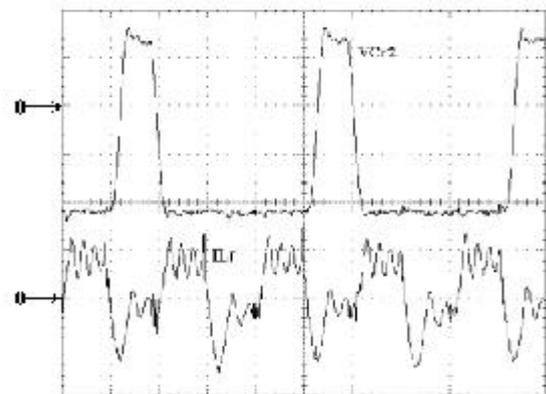


Figura 19. V_{CR2} e I_{LR} (Parâmetros: 2,5ms/div. ; 20V/div ; 2A/div)

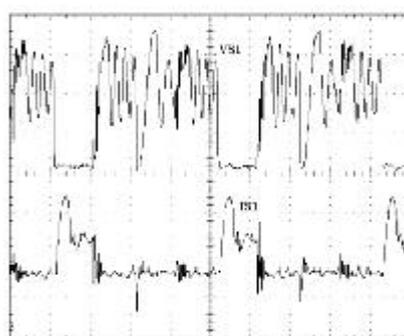


Figura 20. V_{S1} e I_{S1} (Parâmetros: 2,5ms/div ; 20V/div ; 2A/div)

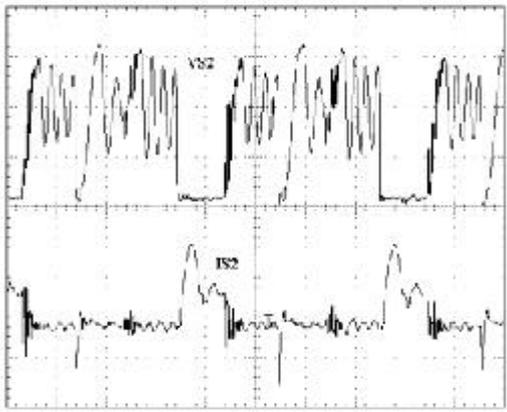


Figura 21. V_{S2} e I_{S2} (Parâmetros: 2,5ms/div ; 20V/div ; 2A/div)

Na Fig. 22 é apresentado o rendimento medido no conversor com o circuito auxiliar de comutação(CAC) e sem o emprego do mesmo. Observa-se uma melhora significativa ao se fazer a comparação, este resultado evidencia a boa performance do circuito proposto.

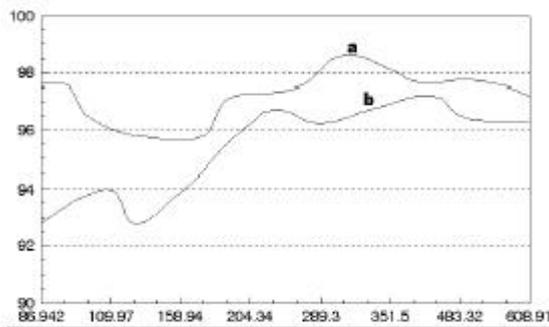


Figura 22. Curva de Rendimento(a) Boost associado ao CAC proposto;(b) Boost com comutação dissipativa.

Conclusão

Os resultados experimentais, assim como de simulação, comprovam a rendimento desta nova topologia em conversores cc/cc, apresentada neste artigo.

A comutação suave é atingida em ambas as chaves (S1 e S2), na entrada e saída de operação, reduzindo drasticamente as perdas do conversor.

A operação de forma entrelaçada mostrou-se muito eficaz, pois através dela obteve-se uma grande redução dos *ripples* nos elementos de filtragem.

Apesar de todas as vantagens apresentadas anteriormente, a topologia possui algumas desvantagens, as principais são a sobre-corrente e a sobre-tensão presentes nos interruptores.

Referências bibliográficas

CALKIN, E. T.; HAMILTON, B.H. *Circuit techniques for improving the switching loci of transistor switches in switching regulators*, IEEE Trans. Industry Applications vol. 1A-12, nº4, 364-369, July/August 1976.

McMURRAY, W.; *Selection of Snubbers and Clamps to Optimize the Design of Transistor Switching Converters*, IEEE Trans. Industry Application 16 (4): p. 513-523, July/August 1980.

OBASHI, H. *Snubber Circuit for High Power Gate Turn-Off Thyristors*, IEEE Trans. Industry Application vol. 1A-19, nº4, July/August 1983.

LEE, F. C. *High Frequency Quasi-Resonant Converter Technologies*, Proceeding of the IEEE, vol. 76 N.4, April 1988.

BARBI, I; BOLACEL, J.C.; MARTINS, D.C.; LIBANO, F.B. *Buck Quasi-Resonant Converter Operating at Constant Frequency: Analysis, Design and Experimentation* IEEE-PESC'89 record, p. 873-880.1989.

HUA, G.; LEU, C.S.; LEE, F.C. *Novel Zero-Voltage Transition PWM Converter*, IEEE-PESC'92 record, p. 55-61, 1992a.

BIWA, B. A., OTTEN, D. M., SCHLECHT, M. F. *High efficiency power factor correction using interleaving techniques* Proceedings of APEC – 1992b – IEEE – pp. 368-375.

BALOGH, L., REDL, R., *Power factor correction with interleaved boost converter in continuous-inductor-current-mode* Proceedings of APEC - 1993 – IEEE – pp. 168-174.

- BARBOSA, L. R.; VIEIRA, J. B.; FREITAS, L. C.; FARIAS, V. J. *A Boost PWM soft-single-switched Converter* Power Electronics Specialists Conference – IEEE - PESC'98, Fukuoka, Japan, May 1998a.
- VILELA, M.; COELHO, E.; VIEIRA, J. B.; FREITAS, L. C.; FARIAS, V. J. *PWM Soft Switching Converters Using a single active switch* IEEE-APEC'96 record, pp. 299-304, 1996.
- BARBOSA, L. R.; COELHO, E.; FREITAS, L. C.; VIERIA, J. B.; FARIAS, V. J. *PWM soft-switched converters with a single active switch* Transactions of IEEJ – The institute of Electrical Engineers of Japan, Inc. (Industry Applications Society), vol. 117 – D, nº 11, pgs. 1305 –1310, IEEJ Press, November 1997.
- BARBOSA, L. R.; VIEIRA, J. B.; FREITAS, L. C.; FARIAS, V. J. *A Boost PWM soft-single-switched Converter* Power Electronics Specialists Conference – IEEE - PESC'98, Fukuoka, Japan, May 1998a.
- BARBOSA, L. R.; LAMBERT, J. A. ; FREITAS, L. C.; VEIRA, J. B.; FARIAS, V. J. *A Boost PWM soft-single-switched converter with low voltage and current stresses* , IEEE - Transactions on Power Electronics, vol. 13, nº 1, p. 26 – 35, January 1998b.
- BARBOSA, L. R.; VILELA, M. S.; FREITAS, L. C.; VIEIRA, J. B.; FARIAS, V. J. *A Buck Quadratic PWM soft-switched using a single active switch*, IEEE - Transactions on Power Electronics, vol. 14, nº 3, p. 445 – 453, May 1999.